

CAPITULO VII. TECNICAS DE CONTROL DE ERROR

EI CONTROL DE ERROR

El proceso de control de error es de gran importancia en la transmisión de datos pues debido a la baja redundancia de la información digital, un grupo de dígitos que representan símbolos alfa-numéricos que esté en error puede parecerse a otro con un significado enteramente distinto.

CAPITULO VII. TECNICAS DE CONTROL DE ERROR

TECNICAS DE CONTROL DE ERROR

En la práctica se utiliza dos técnicas para el control de error:

- La Corrección Directa del Error (Forward Error Correction, FEC)
- La Solicitud de Repetición Automática (Automatic Repeat Request, ARQ)



Control de Error (FEC o ARQ).

CAPITULO VII. TECNICAS DE CONTROL DE ERROR

Esquemas de Detección de Error

DEFINICION DE PARIDAD

Se dice que hay “paridad par” cuando la ponderación (número de UNOS) de la palabra codificada es cero o par. Si la ponderación es impar, se tiene la “paridad impar”.

Ejemplo de Paridad Par

0	0	0
0	1	1
1	0	1
1	1	0

Código Resultante: [000, 011, 101, 110]

Cuatro palabras definidas con paridad par

Dígitos Redundantes o de Verificación

Dígitos de Información

Mecanismo de Codificación con Paridad Par

CAPITULO VII. TECNICAS DE CONTROL DE ERROR

Esquemas de Detección de Error

Códigos de Ponderación Constante (m-de-n)

Son códigos de bloque con N palabras código que consisten en todas las secuencias binarias posibles de longitud n que contienen m UNOS.

Por ejemplo, en el código $m = 2$, $n = 4$, el número de secuencias posibles o palabras código ($N = 6$) son:

1100-1010-1001-0101-0011-0110

Donde
$$N = \frac{n!}{m!(n-m)!}$$

CAPITULO VII. TECNICAS DE CONTROL DE ERROR

Esquemas de Detección de Error

Código de Prueba de Paridad Sencilla

La palabra código se forma agregando a la palabra mensaje un dígito C de paridad que es la suma módulo 2 de los valores de los m dígitos de la palabra mensaje, donde

$$C = d_1 \oplus d_2 \oplus d_3 \oplus \dots \oplus d_m = \sum_{j=1}^m d_j \text{ módulo } 2; n = m + 1$$

La palabra codificada tiene la forma

$$d_1 d_2 d_3 \dots d_m C \implies n \text{ dígitos}$$

CAPITULO VII. TECNICAS DE CONTROL DE ERROR

Esquemas de Detección de Error

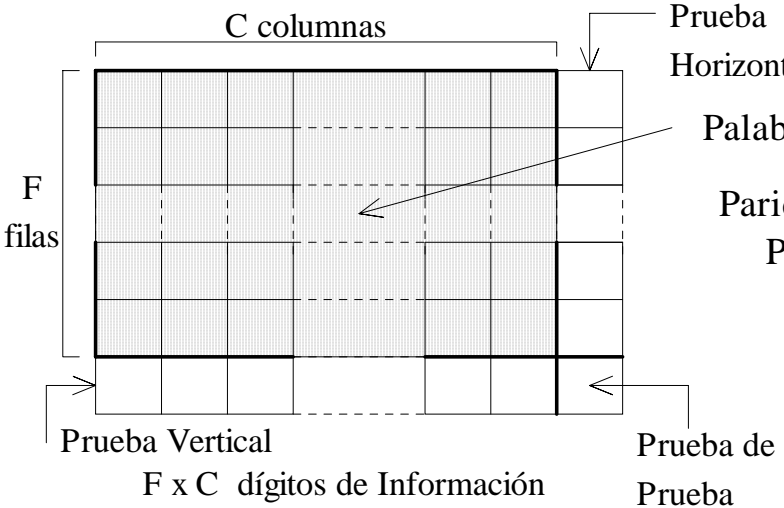
Prueba de Paridad Vertical y Horizontal

Caracteres	← Sentido de Transmisión							LRC (par) →	
	E	L	[]	B	I	T	BCC
b ₀		1	0	0	0	1	0	→	0
b ₁		0	0	0	1	0	0	→	1
b ₂		1	1	0	0	0	1	→	1
b ₃		0	1	0	0	1	0	→	0
b ₄		0	0	0	0	0	1	→	1
b ₅		0	0	1	0	0	0	→	1
b ₆		1	1	0	1	1	1	→	1
VRC ↓ Paridad (impar)		0	0	0	1	0	0	→	1

CAPITULO VII. TECNICAS DE CONTROL DE ERROR

Esquemas de Detección de Error

Códigos Matriciales (Array Codes)



(a) Matriz de $(F + 1) \times (C + 1)$ dígitos
 $C \geq F$

Generación del Código Matricial

EJEMPLO:

Palabra Dato: 1 1 1 1 0 0

Paridad Par

1	1	1	1
1	0	0	1
0	1	1	0

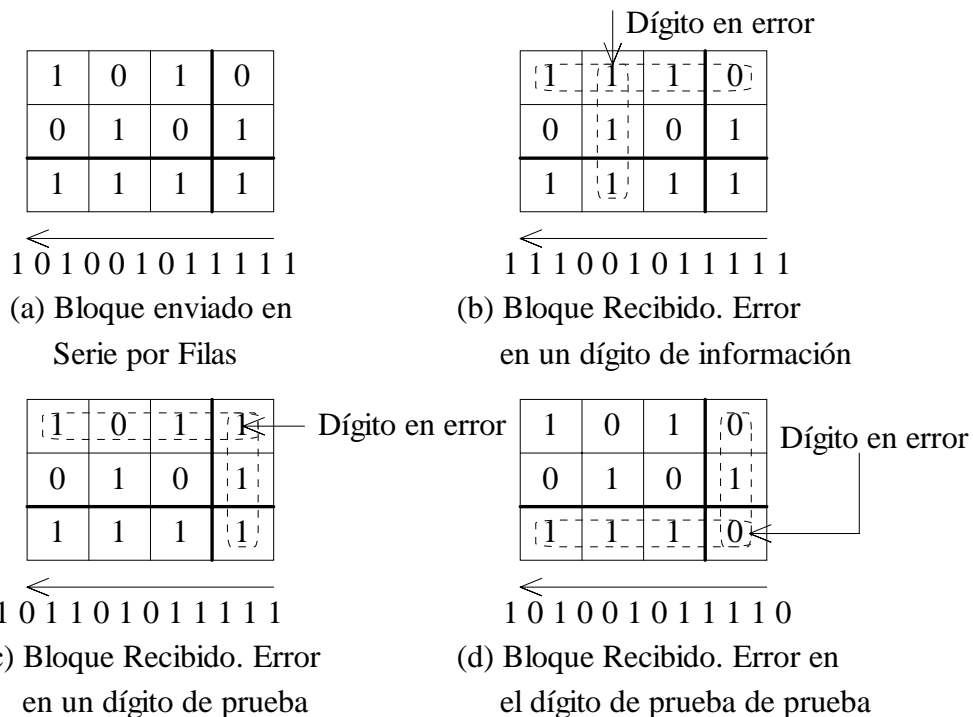
Palabra Codificada:
 1 1 1 1 1 0 0 1 0 1 1 0

(b) Matriz de Codificación y Secuencia Transmitida

CAPITULO VII. TECNICAS DE CONTROL DE ERROR

Esquemas de Detección de Error

Códigos Matriciales. Mecanismo de Corrección de Error



. Mecanismo de Corrección de Error.

CAPITULO VII. TECNICAS DE CONTROL DE ERROR

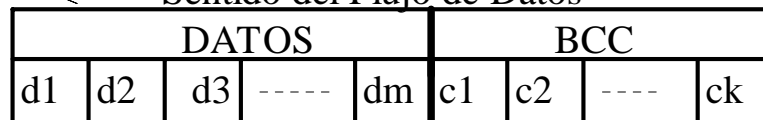
Esquemas de Detección de Error

CODIGO DE HAMMING

Tabla de Codificación de Hamming

←	7	6	5	4	3	2	1
	c_4	c_3	c_2	c_1	c_k/d_m	2^i	n
	0	0	0	1	c_1	2^0	1
	0	0	1	0	c_2	2^1	2
	0	0	1	1	d_1	-	3
	0	1	0	0	c_3	2^2	4
	0	1	0	1	d_2	-	5
	0	1	1	0	d_3	-	6
	0	1	1	1	d_4	-	7
	1	0	0	0	c_4	2^3	8
	1	0	0	1	d_5	-	9
	1	0	1	0	d_6	-	10
	1	0	1	1	d_7	-	11
	1	1	0	0	d_8	-	12
	1	1	0	1	d_9	-	13
	1	1	1	0	d_{10}	-	14
	1	1	1	1	d_{11}	-	15

← Sentido del Flujo de Datos



LSB

MS

CAPITULO VII. TECNICAS DE CONTROL DE ERROR

Esquemas de Detección de Error

CODIGO DE HAMMING

Cálculo de los Dígitos de Paridad para $n \leq 15$; $m \leq 11$ y $k \leq 4$

$$c_1 = d_1 \oplus d_2 \oplus d_4 \oplus d_5 \oplus d_7 \oplus d_9 \oplus d_{11}$$

$$c_2 = d_1 \oplus d_3 \oplus d_4 \oplus d_6 \oplus d_7 \oplus d_{10} \oplus d_{11}$$

$$c_3 = d_2 \oplus d_3 \oplus d_4 \oplus d_8 \oplus d_9 \oplus d_{10} \oplus d_{11}$$

$$c_4 = d_5 \oplus d_6 \oplus d_7 \oplus d_8 \oplus d_9 \oplus d_{10} \oplus d_{11}$$

m	k	n	E%	R%
3	3	6	50	50
4	3	7	57	43
5	4	9	56	44
6	4	10	60	40
7	4	11	64	36
8	4	12	67	33
9	4	13	69	31
10	4	14	71	29
11	4	15	73	27

Relación entre m, k, n, E y R

CAPITULO VII. TECNICAS DE CONTROL DE ERROR

Esquemas de Detección de Error

CODIGO DE HAMMING

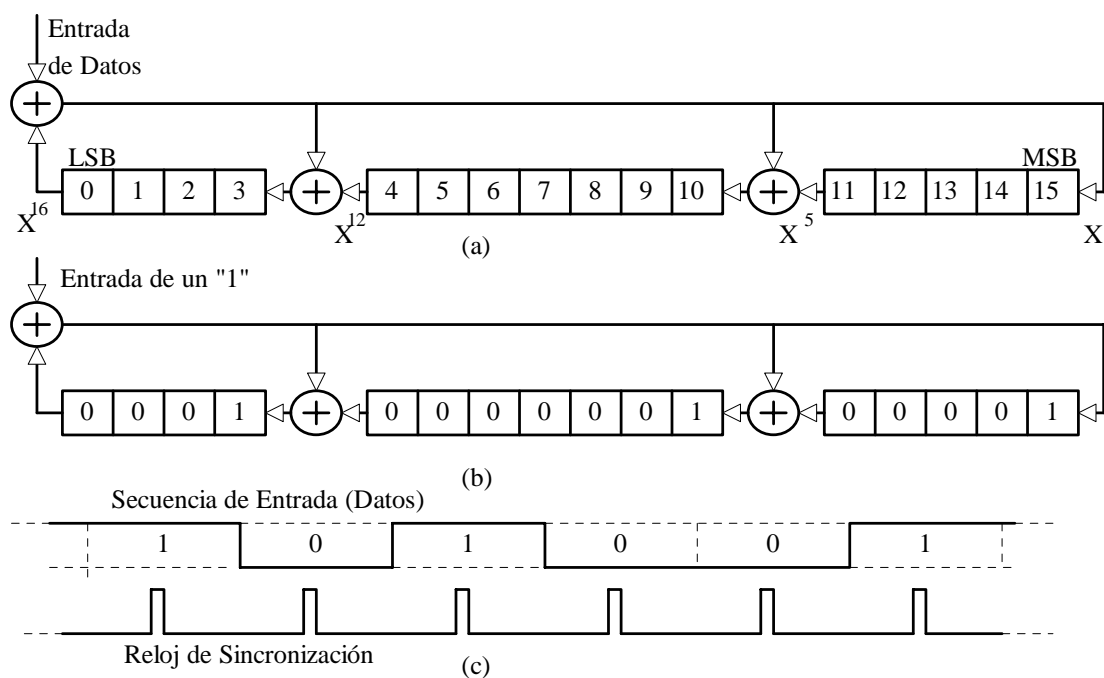
Algoritmo de Descodificación de Hamming

- (a) En el receptor se recalculan los dígitos de paridad a partir de los dígitos de información de la palabra codificada recibida
- (b) Los dígitos de paridad recalculados c_i' y los recibidos c_i se suman dígito a dígito en módulo 2 para obtener el "Síndrome S"
- (c) Si el Síndrome S es una k-tupla formada por puros CEROS, entonces se supone que no hubo error en la transmisión
- (d) Si el Síndrome S es distinto de cero (contiene por lo menos un UNO), entonces se lee en sentido inverso. El valor del inverso del Síndrome indica la posición en la Tabla de Codificación de Hamming, columna 1, de un error sencillo en la palabra codificada clave de la columna 3, el cual se puede corregir.

CAPITULO VII. TECNICAS DE CONTROL DE ERROR

Esquemas de Detección de Error

Códigos de Redundancia Cíclica (CRC)



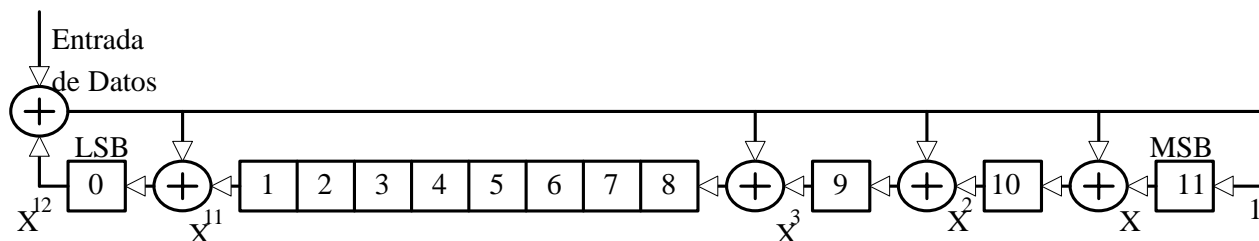
Registro CRC UIT-T V.41. Utilizado en los Protocolos SDLC y HDLC

CAPITULO VII. TECNICAS DE CONTROL DE ERROR

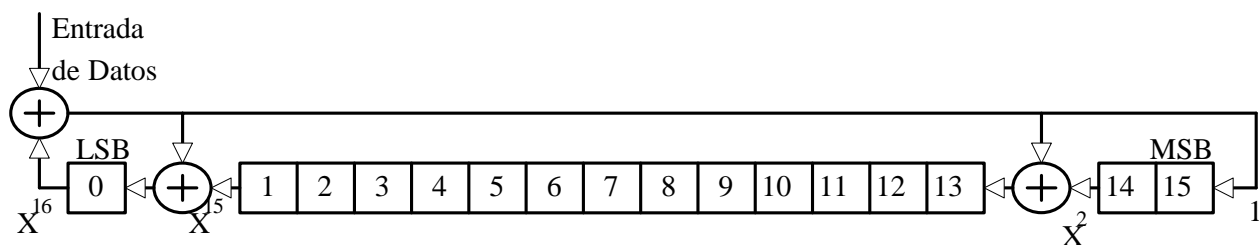
Esquemas de Detección de Error

Códigos de Redundancia Cíclica (CRC)

Otros Registros CRC



(a) Código CRC-12. Utilizado en Transcódigo de 6 dígitos



(b) Código CRC-16. Utilizado en los Protocolos BSC y DDCMP

Codificadores CRC de aplicación práctica.

CAPITULO VII. TECNICAS DE CONTROL DE ERROR

Esquemas de Detección de Error

Códigos de Redundancia Cíclica (CRC)

Polinomios Generadores:

$$\text{CRC UIT-T: } PG(X) = X^{16} + X^{12} + X^5 + 1$$

$$\text{CRC-16: } PG(X) = X^{16} + X^{15} + X^2 + 1$$

$$\text{CRC-12: } PG(X) = X^{12} + X^{11} + X^3 + X^2 + X + 1$$

Los Códigos CRC detectan todos los errores sencillos y dobles, todos los errores con un número impar de dígitos, todas las ráfagas de errores de longitud igual o menor de 16 dígitos, el 99,997% de las ráfagas de 17 dígitos y el 99,998% de todas las ráfagas iguales o superiores a 18 dígitos.

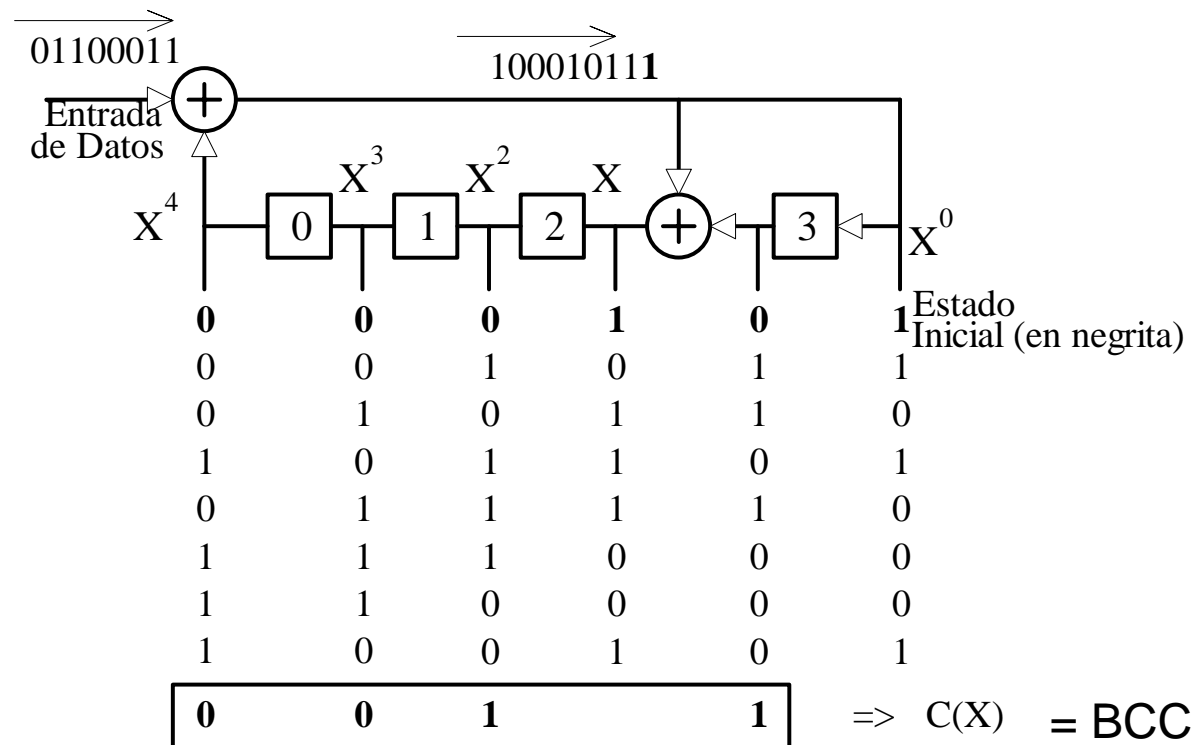
CAPITULO VII. TECNICAS DE CONTROL DE ERROR

Esquemas de Detección de Error Códigos de Redundancia Cíclica (CRC)

Ejemplo:

$$PG(X) = X^4 + X + 1 \Rightarrow 10011$$

$$M(X) = X^7 + X^6 + X^2 + X \Rightarrow 11000110$$

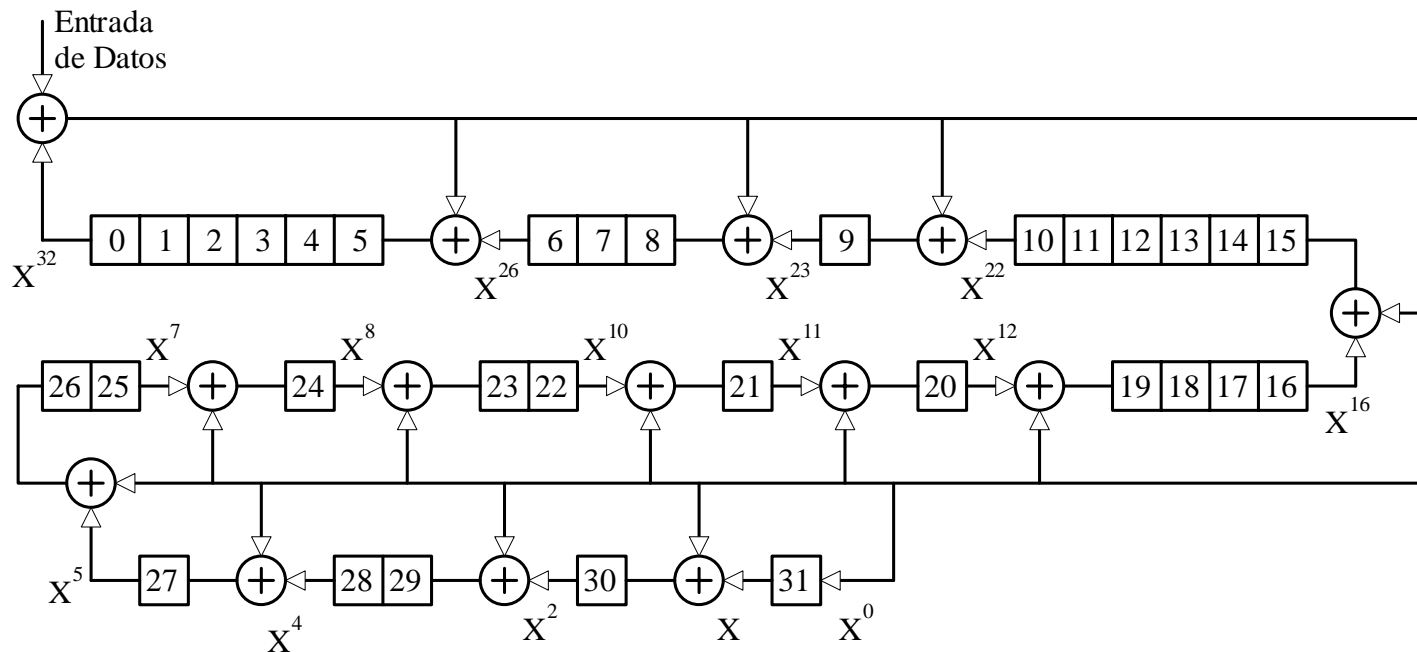


CAPITULO VII. TECNICAS DE CONTROL DE ERROR

Esquemas de Detección de Error Códigos de Redundancia Cíclica (CRC)

REGISTRO CRC DE LAS REDES ETHERNET

$$PG(X) = X^{32} + X^{26} + X^{22} + X^{16} + X^{12} + X^{11} + X^{10} + X^8 + X^7 + X^5 + X^4 + X^2 + X + 1$$



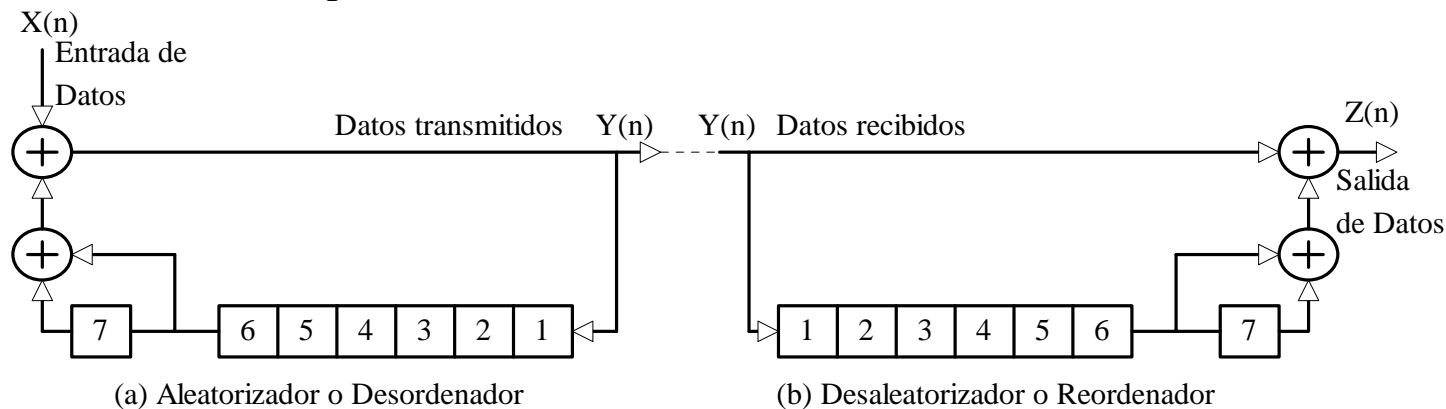
CAPITULO VII. TECNICAS DE CONTROL DE ERROR

PRINCIPIOS DE LA ALEATORIZACION

SEUDOALEATORIZADOR AUTOSINCRONIZANTE



Emplazamiento de los Aleatorizadores/Desaleatorizadores.



Aleatorizador y Desaleatorizador UIT-T V.27.