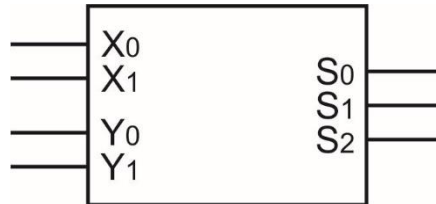


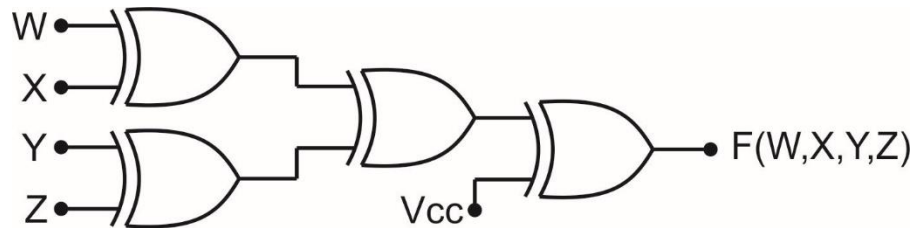
## 2do. Parcial de Sistemas Digitales – B15

Prof. Luis Araujo

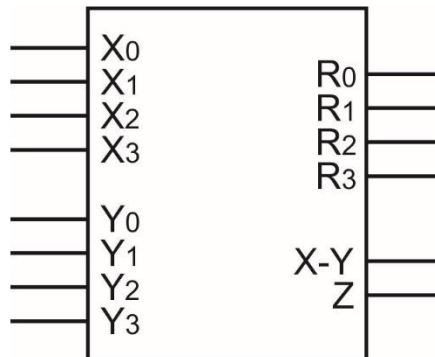
1. Diseñe un sumador de dos palabras (X, Y) de 2 bits cada una, y una salida (S) de tres bits. Implemente el diseño usando Decodificadores Binarios y compuertas NAND.



2. Analice la función que se implementa a continuación, e Implemente un nuevo circuito digital usando Multiplexores.



3. Diseñe un circuito como el mostrado a continuación, que tiene dos entradas (X, Y), que representan números binarios de 4 bits cada una. La salida (R) representa un número binario de 4 bits, y es la resta de la entrada X menos la entrada Y, si la magnitud del número X es mayor a la magnitud del número Y, en caso contrario, la salida (R) es la resta de la entrada Y menos la entrada X. Si la magnitud de X es mayor a la Y, la salida "X-Y" será 1, y 0 en caso contrario. Si el valor de la resta es 0, la salida "Z" será 1, 0 en caso contrario.



4. Usando compuertas, Diseñe e Implemente un circuito digital comparador de magnitud, de dos palabras de entrada A y B de 4 bits c/u y en complemento 2. Que tenga la salida  $A > B$ . Asumiendo que cada compuerta tarda 15nS, ¿cuál es el tiempo de respuesta del circuito implementado?